|  |
| --- |
| **Sistemas Lógicos (MiEI) – 2017/2018 – 1º Semestre****Relatório Trabalho Final****Cálculo de expressão****EXPRESSÃO EM ANÁLISE PELO GRUPO****Realizado por:****[Números e Nomes dos alunos]****[MiEI]****[Indicação do turno]** |

**Índice**

[1](#_heading=h.gjdgxs) Introdução 3

[2](#_heading=h.30j0zll) Análise 4

[2.1](#_heading=h.1fob9te) Descrição de funcionamento global 4

[2.2](#_heading=h.3znysh7) Situações geradores de resultados iguais a 0 4

[3](#_heading=h.2et92p0) Síntese – Parte de Dados 5

[4](#_heading=h.tyjcwt) Síntese – Parte de Controlo 6

[4.1](#_heading=h.3dy6vkm) Diagrama de Estados 6

[4.2](#_heading=h.1t3h5sf) Tabela de Transição de Estados 6

[4.3](#_heading=h.4d34og8) Codificação de Estados 6

[4.4](#_heading=h.2s8eyo1) Tabela de Transição de Estados codificados, saídas e entradas dos Flip-flops. 6

[4.5](#_heading=h.17dp8vu) Expressões simplificadas das saídas por Mapas de Karnaugh 6

[4.6](#_heading=h.3rdcrjn) Expressões simplificadas das entradas dos Flip-flops por Mapas de Karnaugh 6

[4.7](#_heading=h.26in1rg) Esquemático da Parte de Controlo 6

[5](#_heading=h.3j2qqm3) Implementação na FPGA Spartan 3E 7

[6](#_heading=h.1y810tw) Validação através de simulações 8

[6.1](#_heading=h.4i7ojhp) Definição das situações para teste 8

[6.2](#_heading=h.2xcytpi) Resultados das simulações 8

[7](#_heading=h.1ci93xb) Resultados experimentais 9

[8](#_heading=h.z337ya) Conclusões e Observações 10

1. Introdução

*Nota: Breve introdução ao trabalho, incluindo*

*1) apresentação do cálculo dos parâmetros OPER1 e OPER2 e da expressão resultante;*

*2) breve descrição do sistema implementado.*

*Típico: 1 Página*

1. Análise

* 1. **Descrição de funcionamento global**

*Nota: Decomposição genérica do sistema em parte de controlo e parte de dados, incluindo*

*1) diagrama de blocos de alto nível (identificando os sinais de controlo/notificação utilizados, e opções tomadas no caso de não ter seguido totalmente a arquitetura recomendada);*

*2) breve descrição da parte de controlo e parte de dados no funcionamento do sistema;*

* 1. **Situações geradores de resultados iguais a 0**

1. **Parte de Dados - descrição**

*Nota: comentar o funcionamento da parte de dados fornecida; incluir esquemático ou partes de esquemático quando julgar conveniente.*

1. **Síntese – Parte de Controlo**

*Nota: Inclui diagrama de estados completamente especificado, bem como a sua implementação, nomeadamente tabela de transição de estados e saídas, tabela de codificação de estados, tabela de transição de estados codificados e saídas, seleção de flip-flops, expressões simplificadas de funções de entrada dos flip-flops e saídas, esquemático do circuito resultante (editado no ambiente da Xilinx).*

* 1. **Diagrama de Estados**

* 1. **Tabela de Transição de Estados**

* 1. **Codificação de Estados**

* 1. **Tabela de Transição de Estados codificados, saídas e entradas dos Flip-flops.**

* 1. **Expressões simplificadas das saídas por Mapas de Karnaugh**

* 1. **Expressões simplificadas das entradas dos Flip-flops por Mapas de Karnaugh**

* 1. **Esquemático da Parte de Controlo**

1. **Implementação na FPGA Spartan 3E**

*Nota: Apresentação das ligações dos pinos da FPGA (conteúdo de ficheiro UCF).*

1. **Validação através de simulações**

*Nota: Apresentação do resultado de simulações (“snapshots”) realizadas, quer ao sistema, quer aos blocos constituintes. Deverão ser definidas as situações que se pretendem testar. Como exemplos devem ser consideradas situações típicas.*

* 1. **Definição das situações para teste**

* 1. **Resultados das simulações**

1. **Resultados experimentais**

*Nota: Resumo dos resultados obtidos através da experimentação, relacionando-os com as simulações realizadas. I.e. prova de execução dos testes diretamente*

1. Conclusões e Observações

*Nota: Síntese do trabalho, focando os aspetos bem resolvidos e aqueles que poderiam ser alvo de melhoramentos. Adicionalmente poderá apresentar observações relevantes que sejam apropriadas, e.g. carga horária utilizada, críticas construtivas relativamente ao trabalho de avaliação, etc.. Típico: 1 Página*