

Q1 (3 + 3 + 3 valores)

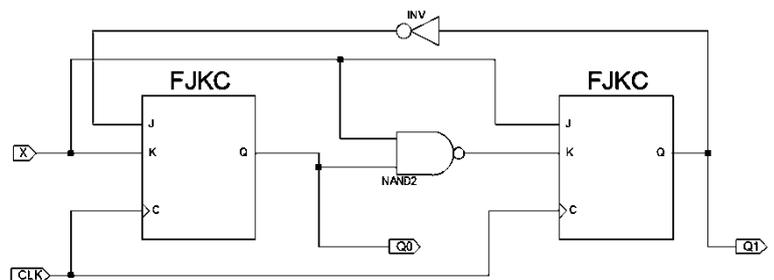
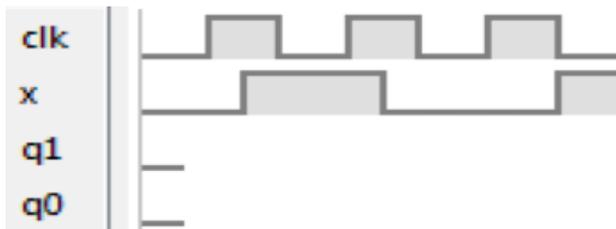
a) Considere uma mesa redonda com quatro lugares dispostos ao seu redor a cada um dos pontos cardeais representados aqui pelas variáveis N, S, E, O (para Norte, Sul, Este e Oeste) (valor lógico ‘1’ – pessoa sentada; valor lógico ‘0’ – cadeira vazia). Apresente a tabela de verdade de uma função $F(N,S,E,O)$ que fornece uma saída a ‘1’ sempre que, pelo menos, dois indivíduos estejam sentados lado a lado, e ‘0’ nas restantes situações.

b) Considere a função booleana $f(X, Y, W, Z) = \sum(5,7,8,9,10,11,12)$. Recorrendo a um decodificador de 2-para-4 linhas (2 entradas para 4 saídas) e lógica adicional, implemente a referida função. Nota: deverá utilizar sempre um, e só um, decodificador!

c) Pretende-se construir um sistema para realizar uma operação aritmética envolvendo três números de entrada, A, B e C, em que A tem dois bits (A_1 e A_0) e B e C têm 1 bit cada. A operação pretendida é $A \times B + (C+1) = [A_1 A_0] \times B + (C+1)$, onde \times representa a operação aritmética de multiplicação e $+$ representa a operação aritmética de adição. Tendo disponíveis blocos semi-somadores, somadores-completos, semi-subtractores e subtractores completos e alguma lógica adicional (ANDs, ORs, INVs, etc.) que considere necessária, apresente e justifique um diagrama de blocos que realize a função descrita na alínea anterior. *Nota: um bloco semi-somador (semi-subtractor) possui dois bits de entrada e dois bits de saída que correspondem à soma (subtração) e transporte dos bits de entrada; um bloco somador-completo (subtractor-completo) possui três bits de entrada e dois bits de saída que correspondem à soma (subtração) e transporte dos bits de entrada.*

Q2 (3 + 3 + 2 + 3 valores)

a) Considere o circuito sequencial síncrono segundo o esquemático apresentado abaixo. Tomando o estado inicial $Q_1 Q_0 = 00$, complete o diagrama temporal:



b) Pretende-se desenvolver um sistema que detecta duas sequências (em simultâneo): 0110 e 0100, presentes numa entrada X. Uma saída Z fica activa ($Z = 1$) sempre que qualquer uma das sequências for detectada. Considere como de interesse detetar sobreposições entre sequências, isto é, a saída de uma sequência (completa ou parcial) pode contribuir para a sequência seguinte. Apresente um diagrama de estados para o detector de sequências descrito.

c) Pretende-se projetar um contador síncrono de 3 bits (Q_2, Q_1, Q_0), que contará em módulo 4, utilizando os estados de contagem 7, 6, 5, 0 (em decimal, por esta ordem) e contendo uma entrada X, que sempre que igual a ‘1’ faz o contador saltar para o estado inicial. Nota: as saídas, que representam o estado de contagem em binário, coincidem com as variáveis de estado.

- c1) Apresente a tabela de transição de estados codificados. Importante: considere como don't care as situações não previstas na especificação do contador!

- c2) Utilizando flip-flops do tipo T, apresente tabelas de verdade das entradas dos flip-flops, mapas de Karnaugh associados e expressões simplificadas (nota: não necessita apresentar o esquemático do circuito).