

**Licenciatura em Eng. Informática**

Disciplina de Sistemas Lógicos – 2º teste – 13/1/2011

Duração: 1h20mn Tolerância: 10mn Sem consulta

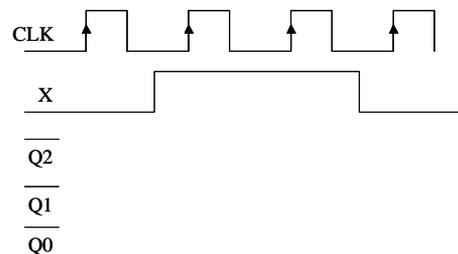
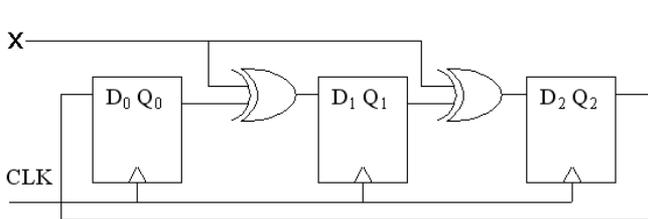
Importante: numere as folhas que entregar (ex. 1 de 4) e identifique-se em todas elas

Responda em folhas separadas aos vários grupos de questões

**Q1 ( 3 + 3 valores )**

- a) Utilizando um flip-flop do tipo JK, apresente a lógica adicional necessária para obter um flip-flop de tipo XY (ver tabela de funcionamento do flip-flop ao lado),.
- b) Considere o circuito sequencial síncrono representado na figura. Considerando o estado inicial  $Q_2Q_1Q_0 = 111$ , complete o seguinte diagrama temporal.

X	Y	$Q_{n+1}$
0	0	0
0	1	$Q_n$
1	0	$\overline{Q_n}$
1	1	1



**Q2 ( 2 + 3,5 + 2,5 valores )**

Pretende-se projectar um contador síncrono, com 3 bits, que contará em módulo 5, utilizando os estados de contagem 0, 4, 2, 6 e 3 (em decimal), sendo o estado 0 o estado inicial de contagem. Nota: As saídas coincidem com as variáveis de estado.

- a) Apresente tabela de transição de estados e codificação de estados proposta.
- b) Utilizando um flip-flop D para o bit mais significativo, outro do tipo T para o segundo bit e outro do tipo JK para o bit menos significativo, apresente as tabelas das entradas D, T, J e K, mapas de Karnaugh associados e expressões simplificadas (não é necessário apresentar o esquema lógico).
- c) Considere que, devido a avaria, a saída do flip-flop “do meio” fica sempre a ‘1’. Diga qual o estado seguinte ao estado inicial. Justifique a resposta.

**Q3 ( 3,5 + 2,5 valores )**

a) Pretende-se desenvolver um sistema para detectar a sequência 01001<sup>+</sup> presente numa entrada X, em que 1<sup>+</sup> significa uma ou mais ocorrências do símbolo 1. A saída Z deve tomar o valor 1 quando a sequência é detectada. Considere que são de considerar sobreposições entre sequências válidas (isto é, a saída de uma sequência pode contribuir para a sequência seguinte). Apresente um diagrama de estados para o detector de sequência.

b) Considere o diagrama de estados esquematizado na figura, correspondente a um (hipotético) detector de sequências. Complete-o no que considerar omissos e apresente a tabela de transição de estados e saídas.

