

**Licenciatura em Eng. Informática**

Disciplina de Sistemas Lógicos – Exame Época Normal – 13/1/2011

Duração: 1h50mn Tolerância: 10mn Sem consulta

Importante: numere as folhas que entregar (ex. 1 de 4) e identifique-se em todas elas

Responda em folhas separadas aos vários grupos de questões

**Q1 ( 2,5 + 2,5 + 2,5 valores )**

- Considere que a função  $f(A, B, C, D) = \sum (4,5,6,12,13,14)$ . Obtenha uma expressão simplificada na forma de soma de produtos através do método de Quine McCluskey.
- Implemente a função referida na alínea anterior utilizando somente um decodificador de dois bits de entrada e lógica adicional que considere conveniente. Justifique a resposta.
- Pretende-se realizar um bloco que implemente a expressão **aritmética**  $a-b*c$ , em que  $a$ ,  $b$  e  $c$  são números de um bit cada, “\*” é a operação aritmética de multiplicação e “-“ representa a operação aritmética de subtração. Determine o número de bits necessários para representar a saída em complemento para 2 e apresente a tabela de verdade associada.

**Q2 ( 1,5 + 3,5 + 2 valores )**

Pretende-se projectar um contador síncrono, com 3 bits, que contará em módulo 5, utilizando os estados de contagem 0, 4, 2, 6 e 3 (em decimal), sendo o estado 0 o estado inicial de contagem. Nota: As saídas coincidem com as variáveis de estado.

- Apresente tabela de transição de estados e codificação de estados proposta.
- Utilizando um flip-flop D para o bit mais significativo, outro do tipo T para o segundo bit e outro do tipo JK para o bit menos significativo, apresente as tabelas das entradas D, T, J e K, mapas de Karnaugh associados e expressões simplificadas (não é necessário apresentar o esquema lógico).
- Considere que, devido a avaria, a saída do flip-flop “do meio” fica sempre a ‘1’. Diga qual o estado seguinte ao estado inicial. Justifique a resposta.

**Q3 ( 3 + 2,5 valores )**

a) Pretende-se desenvolver um sistema para detectar a sequência  $01001^+$  presente numa entrada X, em que  $1^+$  significa uma ou mais ocorrências do símbolo 1. A saída Z deve tomar o valor 1 quando a sequência é detectada. Considere que são de considerar sobreposições entre sequências válidas (isto é, a saída de uma sequência pode contribuir para a sequência seguinte). Apresente um diagrama de estados para o detector de sequência.

b) Considere o circuito sequencial síncrono representado na figura. Considerando o estado inicial  $Q_2Q_1Q_0 = 111$ , complete o seguinte diagrama temporal.

