



**Licenciatura em Engenharia Informática**

Disciplina de Sistemas Lógicos – Exame Época Normal – 2006-6-22 @ 17h

Duração: 2h00mn – Tolerância: 15mn – Sem consulta

Importante: numere as folhas que entregar (ex. 1 de 4) e identifique-se em todas elas;

Responda em folhas separadas aos vários grupos de questões

**Q1 ( 1,5 + 1,5 valores )**

- a) Verifique recorrendo a tabela de verdade se  $b.(c \oplus a) + \bar{b}.c = a.b.c + a.\bar{b}.c + a.c$
- b) Simplifique algebricamente a expressão seguinte referindo as propriedades utilizados.

$$f = a.\bar{b}.\bar{c}.\bar{d} + a.b.\bar{c}.\bar{d} + a.b.c.\bar{d} + a.\bar{b}.c.\bar{d} + a.b.c.d + a.\bar{b}.c.d + a.b.c.d$$

**Q2 ( 2,5 + 2,5 valores )**

- a) Considere a função  $f(A, B, C, D) = \sum (1,3,7,9,10,14) + d(2,8)$ . Obtenha a expressão simplificada da função f através do método de Quine-McCluskey. Nota: Considere a ordenação A, B, C, D como sendo do mais significativo para o menos significativo.
- b) Pretende-se um circuito que permita efectuar a operação A-B+C em que A tem dois bits, B e C têm um bit. Apresente a tabela de verdade do circuito em questão tendo em conta que o valor de A nunca é zero.

**Q3 ( 1,5 + 3,5 + 2 valores )**

Pretende-se projectar um contador síncrono, com 3 bits, que deverá contar em módulo 6 de acordo com a sequência (em decimal): 0 1 3 4 5 6. As saídas coincidem com as variáveis de estado.

- a) Apresente tabela de transição de estados e codificação de estados proposta.
- b) Utilizando um flip-flop do tipo D para o bit menos significativo, um flip-flop do tipo T para o bit do meio e um flip-flop do tipo JK para o bit de contagem mais significativo, apresente as tabelas das entradas D, T e JK, mapas de Karnaugh associados e expressões simplificadas (não é necessário apresentar o esquema lógico).
- c) Tendo por base a resolução da alínea anterior, diga, justificadamente, qual o comportamento do circuito quando os flip-flops estiverem a 1 e for aplicado um novo impulso de relógio (por exemplo após ligar a alimentação).

**Q4 ( 3 + 2 valores )**

Pretende-se desenvolver um sistema capaz de detectar sequências do tipo **00?1**, em que ? representa um qualquer bit (0 ou 1). O sistema possui uma saída Z que deve tomar o valor 1 quando a sequência é detectada. Nota: assuma que não é possível a existência de sobreposição de sequências.

- a) Apresente um diagrama de estados para o detector de sequência referido.
- b) Considere o diagrama de estados apresentado na figura. Codifique os estados em código binário natural, i.e. S0=00, S1=01, ... e apresente a tabela de transição de estados resultante.

